**LABORATORIO GUIADO – SEMANA 5**

Tema: circuitos secuenciales en VHDL

Este laboratorio consiste en implementar un divisor de frecuencia con salida configurable. El sistema tiene una entrada de clock “***clk***” de 1 bit, una entrada de reset “***rst***” de 1 bit y una entrada de control “***ctrl***” de 3 bits; y tiene 1 salida de 1 bit “***f\_out***”. La frecuencia de “***f\_out***” depende de la frecuencia de “***clk***” y del valor de “***ctrl***”.

Por ejemplo, si la frecuencia de “***clk***” es 10 MHz, entonces la frecuencia de “***f\_out***” será Es decir, si “***ctrl***” vale “0000”, la frecuencia de “***f\_out***” sería 5 MHz; si “***ctrl***” vale “0010”, la frecuencia de “***f\_out***” sería 1.25 MHz; etc.

Recuerde desarrollar el proyecto en base a la estructura de sistemas secuenciales vista en clase. Asimismo, recuerda que el clock de la tarjeta del curso es de 50 MHz y se encuentra en el PIN 17; el pulsador de la tarjeta se encuentra en el PIN 144 y es activo en bajo (al pulsarlo, va a tierra). La salida de este sistema se puede visualizar en el osciloscopio del laboratorio.

**DESARROLLO DEL LABORATORIO:**

Según esta guía y lo explicado en clase, desarrolla los siguientes puntos para cumplir con la implementación de sistema. Puedes adjuntar capturas de pantalla en la guía para que las tengas como referencia posteriormente.

1. Esquematiza el diagrama de entidad.
2. Elabora el proyecto en Quartus II según lo visto en clases.
3. Esquematiza un diagrama RTL del sistema que deseas implementar.
4. Desarrolla el código VHDL de la entidad y la arquitectura según lo requerido.
5. Compila el código y visualiza el diagrama RTL determinado por el compilador en Quartus.
6. Desarrolla un archivo VWF para simular el sistema. Elige los valores de entrada necesarios para asegurarte de cubrir todas las condiciones posibles del sistema.
7. Si la simulación muestra que tu diseño es correcto, procede a asignar los pines (PinPlanner) y programar el FPGA. Si no, revisa y corrige tu diseño.
8. Implementa el hardware explicado en clase según los pines que asignaste en (7). Verifica que el funcionamiento del sistema físico corresponda con la simulación.